

(54) Title: CIRCUIT AND METHOD FOR MINIMISING BIT ERRORS

(54) Bezeichnung: SCHALTUNGSANORDNUNG UND VERFAHREN ZUR MINIMIERUNG VON BITFEHLERN

The diagram illustrates a circuit for minimizing bit errors. It starts with a data source DS connected to an error detector EE. The output of EE is compared with a threshold value K by a comparison unit VFK. The output of VFK is KB, which is then compared with a feedback signal FS to produce an error signal EB. This error signal EB is fed into a feedback unit FA, which generates correction signals L1 and L2. These signals are fed back to comparators F1 and F2, which also receive SW and AP signals. The output of the circuit is a corrected bit sequence.

(57) Abstract

The invention relates to a circuit and a method for minimising bit errors. Corresponding bits of a bit sequence are compared with the corrected bit sequence or an error signal. If they do not correspond, the adjacent bits of the corrected bit sequence are used to correct a decision criterion made up of a scanning time and a threshold value.

### (57) Zusammenfassung

Schaltungsanordnung und Verfahren zur Minimierung von Bitfehlern, wobei jeweils korrespondierende Bits einer Bitfolge mit der korrigierten Bitfolge oder einem Fehlersignal verglichen und bei Nichtübereinstimmung die Nachbarbits der korrigierten Bitfolge zur Korrektur eines aus einem Abtastzeitpunkt und einem Schwellwert gebildeten Entscheidungskriteriums herangezogen werden.

### LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland			TR	Türkei
BG	Bulgarien	HU	Ungarn	ML	Mali	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MN	Mongolei	UA	Ukraine
BR	Brasilien	IL	Israel	MR	Mauretanien	UG	Uganda
BY	Belarus	IS	Island	MW	Malawi	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	MX	Mexiko		
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger	UZ	Usbekistan
CG	Kongo	KE	Kenia	NL	Niederlande	VN	Vietnam
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	YU	Jugoslawien
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	NZ	Neuseeland	ZW	Zimbabwe
CM	Kamerun			PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

## Beschreibung

Schaltungsanordnung und Verfahren zur Minimierung von Bitfehlern

5

Digitale Daten die beispielsweise über Glasfaser oder Koaxialkabel übertragen werden, werden im Empfänger durch Abtastung des empfangenen Signals wieder in digitale Daten umgesetzt. Zu einem bestimmten Abtastzeitpunkt wird durch eine  
10 Schwellwertentscheidung jeweils entschieden, ob dem empfangenen Signal in einem Abtastintervall beispielsweise ein hoher oder niedriger Spannungspotentialwert zugeordnet wird.

Bei den bekannten Empfängereinheiten ist es üblich, daß der  
15 Abtastzeitpunkt und die Höhe des Schwellwertes zur Schwellwertentscheidung bei Inbetriebnahme der Empfängereinheit ermittelt und eingestellt werden. Aufgrund sich verändernder Systemeigenschaften verändern sich jedoch die erforderlichen Werte für einen optimalen Abtastzeitpunkt und den optimalen  
20 Schwellwert. Bei solchen einmalig zur Inbetriebnahme der Empfängereinheit eingestellten Werten wird eine Degeneration durch einen Entscheidungsprozeß gering gehalten, wenn die sich verändernden Systemeigenschaften der Empfängereinheit in die Bestimmung der Abtastzeitpunkte sowie des Schwellwertes  
25 mit einbezogen werden.

Bei Empfängereinheiten für ultrahochratige optische Übertragungssysteme, in denen es nicht möglich ist, die Systemreserven so ausreichend vorzugeben, werden neben einem Signalpfad  
30 ein Monitorpfad zur Einstellung des Abtastzeitpunktes und/oder des Schwellwertes eingesetzt. Bei diesem Übertragungssystem werden in einer Empfängereinheit ein erster Entscheider in dem Signalpfad und ein zweiter Entscheider in dem Monitorpfad integriert. Die Eingänge des ersten und zweiten  
35 Entscheiders werden mit den gleichen empfangenen Signalen beaufschlagt. Der zweite Entscheider im Monitorpfad dient dazu, daß durch Variation wie z. B. eine künstliche Verschlechterung

5      rung des Schwellwertes und des Abtastzeitpunktes jeweils einen optimalen Wert für diese zu ermitteln, ohne das die Qualität des übertragenen digitalen Signals im Signalpfad negativ beeinflußt wird. Immer wenn eine Verbesserung gegenüber dem Signalpfad ermittelt wurde, übernimmt der erste Entscheider im Signalpfad die optimierten Werte für den Abtastzeitpunkt und den Schwellwert.

10      Bei einem weiteren Verfahren zur Regelung des Schwellwertes wird unter der Voraussetzung, daß die Anzahl der Nullen und Einsen der übertragenen Digitalsignalfolge in der Regel gleich verteilt sind, in hochfehlerbehafteten Übertragungsstrecken durch Mittelwertbildung ein Kriterium für eine optimierte Schwellwertregelung hergeleitet. Dieses Verfahren  
15      bringt jedoch den Nachteil mit sich, daß es bei optischen Übertragungsstrecken mit einer Bitfehlerquote in einer Größenordnung von  $10^{-10}$  nicht anwendbar ist.

20      Der Erfindung liegt die Aufgabe zu Grunde, eine Schaltungsanordnung sowie ein Verfahren zur Minimierung von Bitfehlern bei der Regeneration einer digitalen Signalfolge anzugeben.

25      Die Aufgabe wird durch die Merkmale des Patentanspruchs 1 und 7 gelöst.

Die Erfindung bringt den Vorteil mit sich, daß keine zusätzlichen optischen Empfangskomponenten zur Regeneration von empfangenen digitalen Signalfolgen benötigt werden.

30      Die Erfindung bringt den weiteren Vorteil mit sich, daß keine künstliche Verschlechterung der Bitfehlerquote induziert werden muß, um herauszufinden, in welche Richtung beispielsweise der Abtastzeitpunkt verändert werden muß.

35      Weitere Besonderheiten sind in den Unteransprüchen angegeben.

Weitere Besonderheiten der Erfindung werden aus der nachfolgenden näheren Erläuterung zu einem Ausführungsbeispiel anhand von Zeichnungen ersichtlich.

5 Es zeigen:

Figur 1 ein Augendiagramm,

Figur 2 ein Blockschaltbild einer Regelanordnung,

Figur 3 eine Darstellung von einzelnen Bitsequenzen die

10 zusammengefaßt das Augendiagramm ergeben,

Figur 4 eine Klassifikation von möglichen Entscheiderzuständen in Verbindung mit einem Augendiagramm und

Figur 5 eine Tabelle, die die Arbeitsweise einer Fehleranalyseeinheit wiedergibt.

15

In Figur 1 ist ein Augendiagramm wiedergegeben. Bei dem Augendiagramm sind zeitliche Signalverläufe einer empfangenen Bitfolge  $N-1$ ,  $N$ ,  $N+1$  wie in Fig.3 gezeigt abgebildet. In der Regel ergibt sich bei einer Überlagerung der empfangenen Bitfolgen  $N-1$ ,  $N$ ,  $N+1$  ein wie in Figur 1 dargestelltes augenförmiges Muster. Ein Entscheiderzustand EZ ergibt sich aus dem Schnittpunkt zwischen einem Spannungspotentialwert SW für einen Schwellwertentscheider und einem Abtastzeitpunkt AP. Der jeweils optimale Spannungspotentialwert SW für den Schwellwertentscheider und den Abtastzeitpunkt AP ergibt eine minimale Bitfehlerquote bei der Regeneration eines empfangenen digitalen Signals. In der Regel ist die Lage des Entscheiderzustandes EZ in der Nähe des Zentrums des Augenmusters zu erwarten. Bei optischen Systemen, die mit vielen optischen Faserverstärkern arbeiten, kann das Spannungspotential SW jedoch auch nahe einem Nullpotentialpegel liegen.

25

30

35

In Figur 2 ist ein Blockschaltbild einer Regelanordnung zur Einstellung des Abtastzeitpunktes AP und des Spannungspotentialwertes SW für einen Entscheider angegeben. Diese Regelanordnung besteht im wesentlichen aus einer Entscheidungseinheit EE, einer Vorwärtsfehlerkorrektur-Einheit VFK, einer

Fehleranalyseeinheit FA und einem ersten und zweiten Regelfilter F1, F2.

5 Eine ankommende digitale Signalfolge DS wird an einen Eingang der Entscheidereinheit EE angelegt. Ein Ausgang der Entscheidereinheit EE ist mit einem Eingang der Vorwärtsfehlerkorrektur-Einheit VFK und mit einem ersten Eingang E1 der Fehleranalyseeinheit FA verbunden. Ein erster Ausgang der Vorwärtsfehlerkorrektur-Einheit VFK ist mit dem ersten Eingang E1  
10 verbunden werden. An einem zweiten Ausgang der Vorwärtsfehlerkorrektur-Einheit VFK liegt ein Fehlersignal FS an, das eine Information über eine Abweichung der Bitfolge EB von einer korrigierten Bitfolge KB enthält. Der zweite Ausgang der Vorwärtsfehlerkorrektur-Einheit VFK ist mit einem zweiten  
15 Eingang E2 der Fehleranalyseeinheit FA verbunden.

Ein erster Ausgang A1 der Fehleranalyseeinheit FA ist mit einem ersten Leitungspaar L1 mit einem Eingang des ersten Regelfilters F1 verbunden. Ein zweiter Ausgang A2 der Fehleranalyseeinheit FA ist mit einem zweiten Leitungspaar L2 mit  
20 einem Eingang des zweiten Regelfilter F2 verbunden. Das erste und zweite Regelfilter F1, F2 ist jeweils als ein Regelfilter mit zeitlich gewichteter Mittelwertbildung ausgebildet. Die Ausgänge des ersten und zweiten Regelfilters F1, F2 sind mit  
25 Eingängen der Entscheidereinheit EE verbunden. Der erste Eingang E1 der Fehleranalyseeinheit FA wird mit der Bitfolge EB oder mit dem von der Vorwärtsfehlerkorrektur-Einheit VFK abgegebenen Fehlersignal FS und der zweite Eingang E2 der Fehleranalyseeinheit FA wird mit der korrigierten Bitfolge KB  
30 beaufschlagt.

Mit dem ersten Regelfilter F1 wird ein optimierter Abtastzeitpunkt AP für eine Abtasteinheit, mit dem zweiten Regelfilter F2 wird ein optimierter Wert SW für einen Schwellwertentscheider festgelegt. Eine Abtastentscheidereinheit und  
35 eine Schwellwertentscheidereinheit sind in der Entscheidereinheit EE angeordnet. Das Regelkriterium ist bei dieser

Regelanordnung die Bitfehlerquote, die minimiert werden soll. Um ein Regelkriterium für den Abtastzeitpunkt AP und den Schwellwert SW herzuleiten, die einen Entscheiderzustand EZ beschreiben, wird die empfangene noch fehlerbehaftete Bitfolge EB einer Vorwärtsfehlerkorrektur in der Vorwärtsfehlerkorrektur-Einheit VFK unterzogen.

Die Bitfolge EB enthält neben der eigentlichen Information noch Paritätsbits. Durch Auswertung der Informationbits zusammen mit den Paritätsbits ist eine Fehlerlokalisierung möglich. Diese Vorwärtsfehlerkorrektur VFK ist so dimensioniert, daß die Restfehlerwahrscheinlichkeit der korrigierten Bitfolge KB vernachlässigbar ist.

In der Fehleranalyseeinheit FA wird die korrigierte Bitfolge KB wahlweise mit der empfangenen Bitfolge EB oder mit dem Fehlersignal FS verglichen. Ausgangsgrößen der Fehleranalyseeinheit FA sind jeweils Inkrement-Befehle und Dekrement-Befehle, die den Wert für den Schwellwert SW und den Abtastzeitpunkt AP jeweils erniedrigen oder erhöhen. Die Veränderung des Schwellwertes SW und des Abtastwertes AP wird jeweils in den Regelfiltern F1, F2 über einen längeren Zeitraum gesammelt und gewichtet. Die Regelfilter F1, F2 sorgen jeweils dafür, daß nicht zufällige Einzelereignisse, sondern nur solche Ereignisse mit einer gewissen Häufigkeit einen Einfluß auf den Entscheiderzustand EZ haben.

In der Fehleranalyseeinheit FA wird die korrigierte Bitfolge KB und die Bitfolge EB bitweise miteinander verglichen. Alternativ hierzu kann auch das Fehlersignal FS das am ersten Eingang E1 der Fehleranalyseeinheit FA anliegt mit der korrigierten Bitfolge KB zur Korrektur des Schwellwertes SW und des Abtastzeitpunktes AP verwendet werden.

Bei der Korrektur des des Abtastzeitpunktes AP und des Spannungspotentialwertes für den Schwellwert SW werden das vorhe-

rige und das nachfolgende Bit der korrigierten Bitfolge KB oder der Bitfolge EB berücksichtigt.

Durch Zwischenspeicherung, die wegen der Vorwärtsfehlerkorrektur in der Vorwärtsfehlerkorrektur-Einheit VFK erforderlich ist, kann eine verzögerte Abarbeitung des Folgebit ohne Kausalitätsprobleme zur Verfügung gestellt werden. Zur Analyse der digitalen Daten wird das auszuwertende Bit N der Bitfolge EB oder das Fehlersignals FS, das korrespondierende Bit N der korrigierten Bitfolge KB, das vorherige Bit N-1 der Bitfolge EB oder der korrigierten Bitfolge KB und das Folgebit N+1 der Bitfolge EB oder das Folgebit N+1 der korrigierten Bitfolge KB verwendet. Es wird davon ausgegangen, daß die Bits N-1 und N+1 fehlerfrei sind. Für die Zustände der Bits N-1, N und N+1 der Bitfolge EB oder der korrigierten Bitfolge KB gibt es 8 Variationsmöglichkeiten.

In Figur 3 sind die möglichen Signalverläufe von drei aufeinanderfolgenden Bits: Bit N-1, Bit N und Bit N+1 einer Bitfolge abgebildet.

In Figur 4 ist ein Augendiagramm mit möglichen Positionierungen eines Entscheiderzustandes EZ wiedergegeben. Der Entscheiderzustand EZ liegt üblicherweise nicht an einer optimalen Stelle innerhalb des Augenmusters. Die Fläche innerhalb des Augenmusters läßt sich in beispielsweise vier Teilgebiete A, B, C und D unterteilen. Der Kreuzungspunkt der beiden unterbrochen gezeichneten Linien die zum einen einen Abtastzeitpunkt AP und zum anderen einen Schwellwert SW für einen Schwellwertentscheider markieren, gibt den optimalen Entscheiderzustand EZ an. Wenn der Entscheiderzustand EZ ausgehend von der optimalen Einstellung des Entscheiderzustandes in einem der mit A, B, C oder D markierten Teilgebieten liegt, können folgende Aussagen über die Position des Entscheiderzustandes EZ getroffen werden: Entscheiderzustand EZ liegt im



Teilgebiet A: Abtastzeitpunkt AP ist zu früh, die Entscheiderschwelle SW ist zu hoch,

Teilgebiet B: Abtastzeitpunkt AP ist zu spät, die Entscheiderschwelle SW ist zu hoch,

5 Teilgebiet C: Abtastzeitpunkt AP ist zu früh, die Entscheiderschwelle SW ist zu niedrig und

Teilgebiet D: Abtastzeitpunkt AP ist zu spät, die Entscheiderschwelle SW ist zu niedrig.

10 Die Gebietszugehörigkeit des Entscheiderzustandes EZ läßt sich anhand der Bitsequenz bestehend aus dem Bit N-1, Bit N und Bit N+1 wie folgt identifizieren:

Lautet die korrigierte Bitfolge KB beispielsweise 011 und wurde fälschlicherweise für das Bit N eine 0 entschieden,

15 dann liegt der Entscheiderzustand EZ mit hoher Wahrscheinlichkeit im Gebiet A. Es muß dann ein Inkrementsignal Inkr an die Leitung L1 gelegt werden, um eine positive zeitliche Verschiebung des Abtastzeitpunktes AP zu erreichen und ein Dekrementsignal Dekr an die Leitung L2 gelegt werden, um eine  
20 Senkung der Entscheiderschwelle SW zu erreichen. Liegt die korrigierte Bitfolge KB 000 wie in Bild 3, Spalte 1, Zeile 1 vor und wurde fälschlicherweise für das Bit N eine 1 entschieden, dann befindet sich der Entscheiderzustand EZ

höchstwahrscheinlich im Gebiet C oder D. Diese Information  
25 reicht aus, um einen Inkrementbefehl Inkr zur Erhöhung der Entscheiderschwelle SW abzuleiten. In den Fällen, bei denen das Bit N der empfangenen Bitfolge und der korrigierten Bitfolge identisch sind, also keine Bitfehler vorliegen, werden weder Inkrementsignale noch Dekrementsignale an die Regelfil-  
30 ter F1 und F2 von der Fehleranalyseeinheit EE abgegeben. Eine vollständige Liste, die die Funktion der Fehleranalyseeinheit FA wiedergibt, ist in Tabellenform in Figur 5 wiedergegeben.

## Patentansprüche

1. Schaltungsanordnung zur Minimierung von Bitfehlern bei einer Regeneration von digitalen Datensignalen (DS), mit

5

- einer Entscheidungseinheit (EE), an der die Datensignale (DS) anliegen, die diese mit mindestens einem Entscheidungskriterium (AP, SW) abtastet und eine Bitfolge (EB) abgibt,

10 - einer Korrektureinheit (VFK), die die Bitfolge (EB) durch eine Fehlerkorrektur korrigiert und eine korrigierte Bitfolge (KB) oder ein Fehlersignal (FS) abgibt,

- und eine Fehleranalyseeinheit (FA), die aus der korrigierten Bitfolge (KB) und der Bitfolge (EB) oder dem Fehlersignal (FS) unter Verwendung der benachbarten Bits der korrigierten Bitfolge (KB) mindestens ein Entscheidungskriterium (AP, SW) bildet.

15

2. Schaltungsanordnung nach Anspruch 1,

20 d a d u r c h g e k e n n z e i c h n e t ,

daß die Korrektureinheit (VFK) eine Vorwärtsfehlerkorrektureinheit durchführt.

3. Schaltungsanordnung nach Anspruch 1 oder 2,

25 d a d u r c h g e k e n n z e i c h n e t ,

daß die Fehleranalyseeinheit (FA) als Entscheidungskriterium einen Abtastzeitpunkt (AP) bildet.

25

4. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

30

d a d u r c h g e k e n n z e i c h n e t ,

daß die Fehleranalyseeinheit (FA) als Entscheidungskriterium einen Schwellwert (SW) bildet.

35

5. Schaltungsanordnung nach einem der vorhergehenden Ansprüche,

d a d u r c h g e k e n n z e i c h n e t ,

daß die Fehleranalyseeinheit (FA) mindestens ein Entscheidungskriterium (AP, SW) über ein Regelfilter (F1, F2) der  
5 Entscheidereinheit (EE) zuleitet.

6. Schaltungsanordnung nach Anspruch 5,

d a d u r c h g e k e n n z e i c h n e t ,

10 daß das Regelfilter (F1, F2) ein Regelfilter mit zeitlich gewichtendem Mittelwertsverhalten ist.

7. Verfahren zur Minimierung von Bitfehlern bei einer Regeneration von digitalen Datensignalen (DS),

15 bei dem,

die Datensignale (DS) abgetastet werden und eine Bitfolge (EB) erzeugt wird,

die Bitfolge (EB) korrigiert und eine korrigierte Bitfolge (KB) oder ein Fehlersignal (FS) erzeugt wird,

20 aus der korrigierten Bitfolge (KB) oder dem Fehlersignal (FS) und der Bitfolge (EB) unter Berücksichtigung der jeweils benachbarten Bits (N-1), (N+1) der korrigierten Bitfolge (KB) mindestens ein Entscheidungskriterium gebildet wird, mit dem die Datensignale (DS) abgetastet werden.

25

30

35

1/3

FIG 1

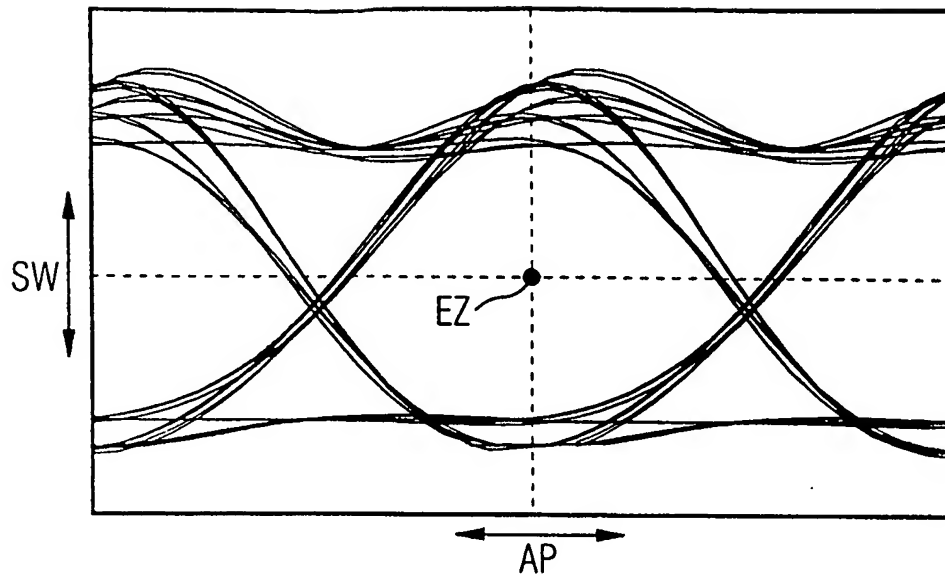
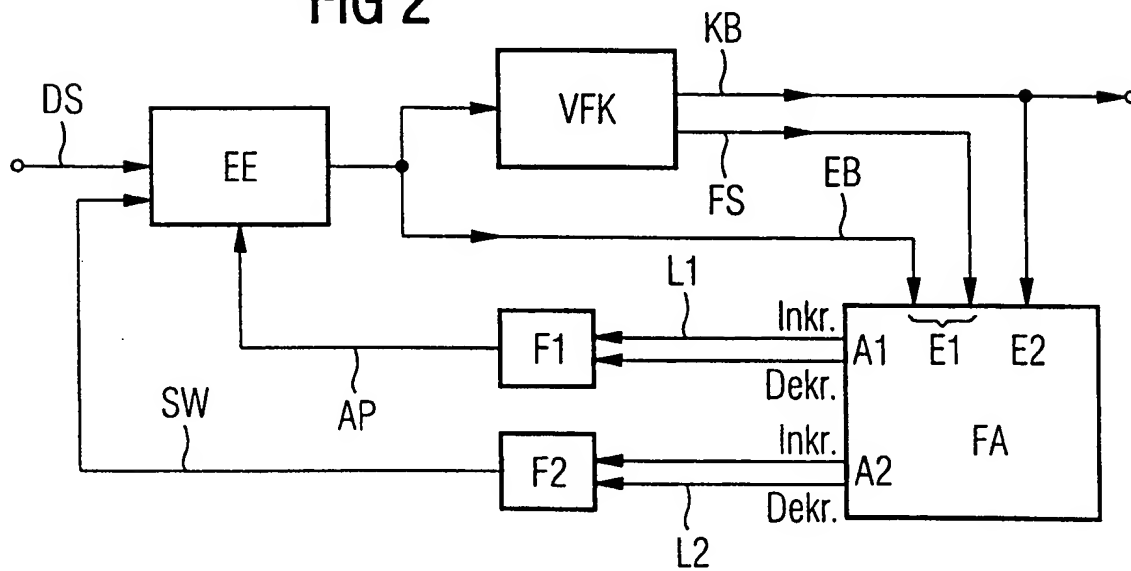


FIG 2



2/3

FIG 3

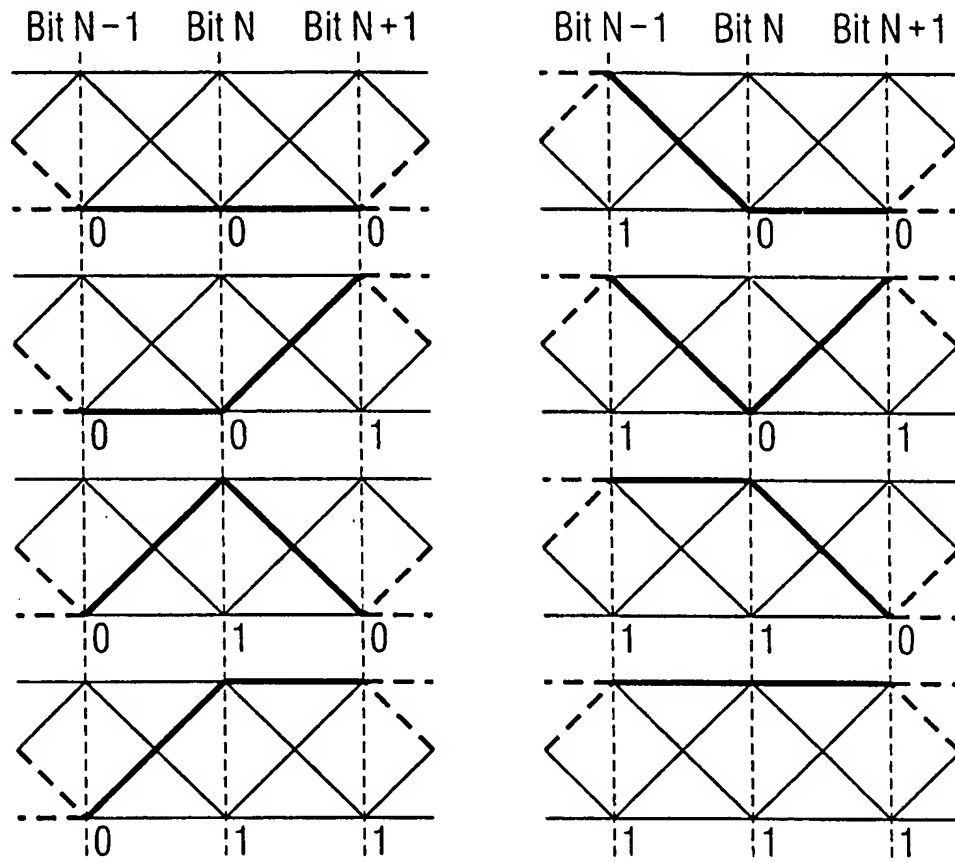
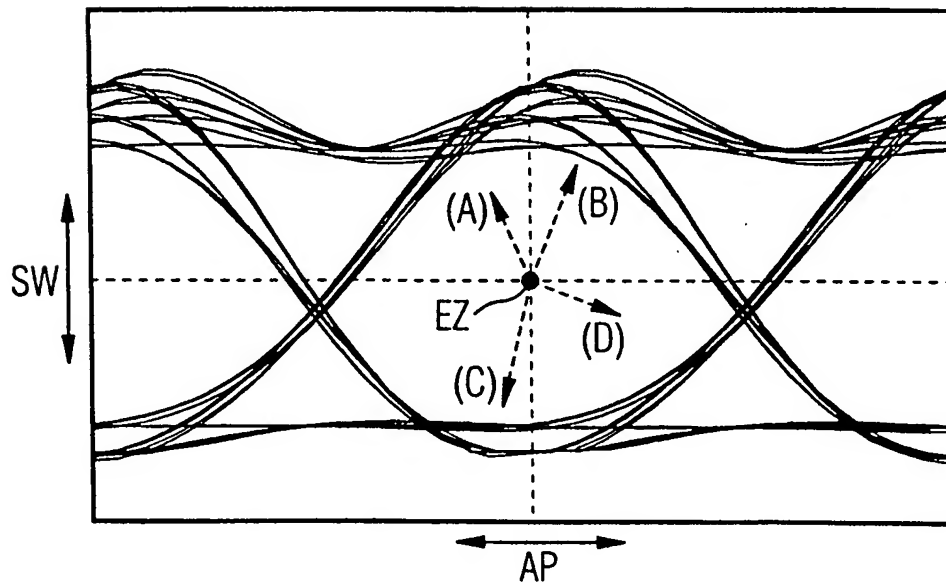


FIG 4



3/3

FIG 5

KB			Fehler- signal FS	EB Bit N	Abtastzeitpunkt AP		Schwellwert SW		Gebiet vgl. Fig. 4
Bit N-1	Bit N	Bit N+1			Inkr. (→)	Dekr. (←)	Inkr. (↑)	Dekr. (↓)	
0	0	0	0	0	0	0	0	0	-
0	0	0	1	1	0	0	1	0	(C), (D)
0	0	1	0	0	0	0	0	0	-
0	0	1	1	1	0	1	1	0	(D)
0	1	0	1	0	0	0	0	1	(A), (B)
0	1	0	0	1	0	0	0	0	-
0	1	1	1	0	1	0	0	1	(A)
0	1	1	0	1	0	0	0	0	-
1	0	0	0	0	0	0	0	0	-
1	0	0	1	1	1	0	1	0	(C)
1	0	1	0	0	0	0	0	0	-
1	0	1	1	1	0	0	1	0	(C), (D)
1	1	0	1	0	0	1	0	1	(B)
1	1	0	0	1	0	0	0	0	-
1	1	1	1	0	0	0	0	1	(A), (B)
1	1	1	0	1	0	0	0	0	-

# INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 98/02402

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 H04L25/06

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H04L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 328 266 A (NORTHERN TELECOM LTD) 16 August 1989 see abstract see column 1, line 1 - column 3, line 7 see column 7, line 21 - line 56 ---	1-7
A	EP 0 455 910 A (AMERICAN TELEPHONE & TELEGRAPH) 13 November 1991 see abstract see column 3, line 24 - column 4, line 53 ---	1-7
A	EP 0 744 848 A (THOMSON BRANDT GMBH) 27 November 1996 see abstract see column 2, line 17 - line 23 see claims 1,4 --- -/--	1-7

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

### \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

5 February 1999

Date of mailing of the international search report

11/02/1999

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Koukourlis, S

# INTERNATIONAL SEARCH REPORT

Inter .nal Application No

PCT/DE 98/02402

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>US 5 182 467 A (TAYLOR STEWART S ET AL)  26 January 1993  see column 2, line 24 - line 41  see column 2, line 52 - line 68  -----</p>	1-7



# INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 98/02402

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0328266 A	16-08-1989	US 4823360 A CA 1279914 A CN 1038731 A,B DE 68916053 D DE 68916053 T JP 1874239 C JP 2007745 A	18-04-1989 05-02-1991 10-01-1990 21-07-1994 22-09-1994 26-09-1994 11-01-1990
EP 0455910 A	13-11-1991	US 5191462 A CA 2032616 C JP 7183852 A	02-03-1993 11-04-1995 21-07-1995
EP 0744848 A	27-11-1996	DE 19517405 A JP 8315518 A	21-11-1996 29-11-1996
US 5182467 A	26-01-1993	NONE	

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 6 H04L25/06

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 H04L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 0 328 266 A (NORTHERN TELECOM LTD) 16. August 1989 siehe Zusammenfassung siehe Spalte 1, Zeile 1 - Spalte 3, Zeile 7 siehe Spalte 7, Zeile 21 - Zeile 56 ---	1-7
A	EP 0 455 910 A (AMERICAN TELEPHONE & TELEGRAPH) 13. November 1991 siehe Zusammenfassung siehe Spalte 3, Zeile 24 - Spalte 4, Zeile 53 ---	1-7
A	EP 0 744 848 A (THOMSON BRANDT GMBH) 27. November 1996 siehe Zusammenfassung siehe Spalte 2, Zeile 17 - Zeile 23 siehe Ansprüche 1,4 ---	1-7
-/-		

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

5. Februar 1999

Absenddatum des internationalen Recherchenberichts

11/02/1999

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Koukourlis, S

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	US 5 182 467 A (TAYLOR STEWART S ET AL) 26. Januar 1993 siehe Spalte 2, Zeile 24 - Zeile 41 siehe Spalte 2, Zeile 52 - Zeile 68 -----	1-7

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 98/02402

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0328266 A	16-08-1989	US 4823360 A	18-04-1989
		CA 1279914 A	05-02-1991
		CN 1038731 A,B	10-01-1990
		DE 68916053 D	21-07-1994
		DE 68916053 T	22-09-1994
		JP 1874239 C	26-09-1994
		JP 2007745 A	11-01-1990
EP 0455910 A	13-11-1991	US 5191462 A	02-03-1993
		CA 2032616 C	11-04-1995
		JP 7183852 A	21-07-1995
EP 0744848 A	27-11-1996	DE 19517405 A	21-11-1996
		JP 8315518 A	29-11-1996
US 5182467 A	26-01-1993	KEINE	

BEST AVAILABLE COPY